

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 7 月 7 日 (07.07.2005)

PCT

(10) 国際公開番号
WO 2005/062311 A1

(51) 国際特許分類⁷: G11C 29/00, 16/06
(21) 国際出願番号: PCT/JP2004/018605
(22) 国際出願日: 2004 年 12 月 14 日 (14.12.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2003-421695

2003 年 12 月 18 日 (18.12.2003) JP

(71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 Kyoto (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 真砂 紀之

(MASAGO, Noriyuki) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 ローム株式会社内 Kyoto (JP). 多田 佳広 (TADA, Yoshihiro) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 ローム株式会社内 Kyoto (JP).

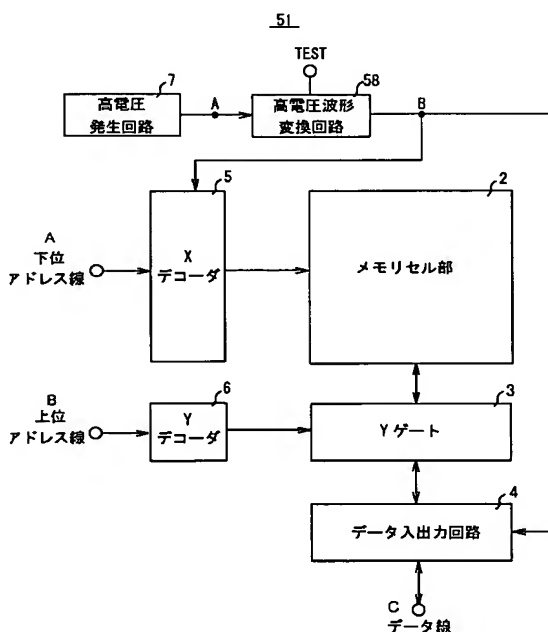
(74) 代理人: 藤河 恒生 (FUJIKAWA, Tsuneo); 〒5202153 滋賀県大津市一里山四丁目 9 番 8 2 号 こなん特許事務所 Shiga (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



- 7 HIGH-VOLTAGE GENERATION CIRCUIT
- 58 HIGH-VOLTAGE WAVEFORM CONVERSION CIRCUIT
- A LOWER-NODE ADDRESS LINE
- B UPPER-NODE ADDRESS LINE
- 5 X DECODER
- 6 Y DECODER
- 2 MEMORY CELL UNIT
- 3 Y GATE
- 4 DATA I/O CIRCUIT
- C DATA LINE

(57) Abstract: There is provided a non-volatile memory device capable of improving screening test accuracy while applying voltage below the limit voltage of a high-voltage element in the screening test. The non-volatile memory device (51) includes: a high-voltage generation circuit (7) for generating a high voltage; a high-voltage waveform conversion circuit (58) for inputting the high voltage and converting the voltage waveform; and a memory cell unit (2) for performing data rewrite by applying the converted high voltage. The high-voltage waveform conversion circuit (58) has a test signal input unit TEST. When a test signal is inputted to this test signal input unit, a high voltage inputted from the high-voltage generation circuit (7) is applied to the memory cell unit (2) without converting the voltage waveform.

(57) 要約: スクリーニング試験において、高電圧用の素子の耐圧の限度以下の電圧を印加させながら、スクリーニング試験の精度の向上を図ることができる不揮発性メモリ装置を提供する。この不揮発性メモリ装置 51 は、高電圧を発生する高電圧発生回路 7 と、その高電圧を入力して電圧波形を変換する高電圧波形変換回路 58 と、その変換された高電圧を印加することによりデータ書き換えを行うメモリセルを設けたメモリセル部 2 と、を有し、高電圧波形変換回路 58 は、テスト信号入力部 TEST を有し、このテスト信号入力部にテスト信号が入力されたとき、高電圧発生回路 7 から入力する高電圧を、電圧波形の変換をすることなくメモリセル部 2 に印加する。



SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 請求の範囲の補正の期限前の公開であり、補正書受領の際には再公開される。

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。